

## Примитивы буферов

### WIRE примитив (провод)

WIRE примитив используется для переименования провода узла или шины и не выполняет никаких логических действий. WIRE примитив имеет направление, поэтому на двунаправленной шине можно использовать только один WIRE примитив, чтобы переименовать часть входа или выхода шины.

### TRI примитив (буфер с тремя состояниями)

TRI примитив является буфером с тремя состояниями. Он имеет вход, выход и разрешающий вход. Если на разрешающий вход подан логический ноль, то выход TRI примитива будет находиться в высокоимпедансном состоянии (Z-состояние). В случае подачи на разрешающий вход логической единицы, на выход TRI примитива будет передаваться сигнал с его входа. По умолчанию принято, что на неподключенный разрешающий вход подана логическая единица.

Если разрешающий вход соединен с VCC, либо с логической функцией, которая всегда дает в результате логическую единицу, то в процессе логического синтеза примитив TRI может быть преобразован в примитив SOFT. В ПЛИС FLEX 10K и MAX 7000S некоторые конфигурации TRI и другой логики автоматически преобразуются в OPNDRN примитив.

Буфер TRI может управлять только одним выходом BIDIR или BIDIRC.

Входы		Выход
IN	OE	OUT
X	0	Z
1	1	1
0	1	0

### OPNDRN примитив (буфер с Z-состоянием)

Если на вход буфера OPNDRN подан логический ноль, то и на выходе буфера будет логической ноль. Если же на входе логическая единица – на выходе примитива OPNDRN будет высокоимпедансное состояние (Z-состояние). OPNDRN примитив поддерживается только для ПЛИС семейств FLEX 10K и MAX 7000S. Для других ПЛИС буфер OPNDRN конвертируется в эквивалентную схему включения буфера TRI.

Буфер OPNDRN может управлять только одним выходом BIDIR или BIDIRC.

### SOFT примитив (мягкий буфер)

SOFT примитив определяет, что в проекте может быть необходима логическая ячейка. В процессе обработки проекта логическим синтезатором исследуется логика, соединенная с примитивом SOFT и определяется, необходима ли логическая ячейка. Если логическая ячейка необходима, то SOFT примитив будет преобразован в примитив LCELL, в противном случае SOFT примитив будет удален.

Если компилятор указывает на то, что проект слишком сложный, можно отредактировать проект, вставляя примитивы SOFT для предотвращения логического расширения. Можно также включить логическую опцию *SOFT Buffer Insertion* в стиле синтеза логики, разрешив компилятору автоматически вставлять SOFT примитивы. Логическая опция *Ignore SOFT Buffers* наоборот, позволяет компилятору игнорировать вставленные вручную примитивы SOFT.

### **CARRY** примитив (перенос)

CARRY примитив осуществляет логику быстрого переноса по цепочке между соседними логическими элементами, входящими в один логический блок, для таких функций как сумматоры, вычитатели, счетчики.

Два примитива CARRY не могут формировать сигнал для одной и той же логической ячейки. Примитив CARRY не может получать сигнал от входов INPUT или INPUTC, а также не может формировать сигнал для выводов OUTPUT или OUTPUTC. Если примитив CARRY используется некорректно, то компилятор его игнорирует и выдает соответствующее предупреждающее сообщение.

CARRY примитив поддерживается только для ПЛИС семейств ACEX 1K, FLEX 6000, FLEX 8000, FLEX 10K, для других семейств он игнорируется. Можно включить логическую опцию *Carry Chain* в стиле синтеза логики *Define Synthesis Style*, разрешив компилятору автоматически вставлять или удалять CARRY примитивы.

### **CASCADE** примитив (каскад)

CASCADE примитив позволяет организовать цепочку каскадирования логических элементов, представляющую собой соединение быстрого выхода, расположенного на каждой комбинационной логической ячейке и участвующего в операции И, либо ИЛИ, с входом соседней комбинационной ячейки в том же логическом блоке.

Примитив CASCADE должен получать сигнал только от одной логической ячейки И либо ИЛИ и формирует сигнал только для одной логической ячейки И либо ИЛИ. Два примитива CASCADE не могут формировать сигнал для одной и той же логической ячейки. Примитив CASCADE не может формировать сигнал для логической схемы XOR, выводов OUTPUT или OUTPUTC, регистра. Все примитивы в каскадированной цепочке логических схем И либо ИЛИ должны быть одного и того же типа. Каскадированная логическая схема И не может формировать сигнал для каскадированной схемы ИЛИ и наоборот. Логическими эквивалентами схемы И (AND) являются BAND, BNAND и NOR. Логическими эквивалентами схемы ИЛИ (OR) являются BOR, BNOR, и NAND. Если примитив CASCADE используется некорректно, то компилятор его игнорирует и выдает соответствующее предупреждающее сообщение.

CASCADE примитив поддерживается только для ПЛИС семейств ACEX 1K, FLEX 6000, FLEX 8000, FLEX 10K, для других семейств он игнорируется. Можно включить логическую опцию *Cascade Chain* в стиле синтеза логики *Define Synthesis Style*, разрешив компилятору автоматически вставлять или удалять CASCADE примитивы.

### **EXP** примитив (расширитель)

### **GLOBAL** примитив (глобальный)

GLOBAL примитив указывает, что в качестве входного сигнала должен использоваться глобальный синхронный сигнал Clock, Clear, Preset или Output Enable, вместо сигналов, поступающих через обычные выходы вход/выход (I/O), либо сгенерированных внутренней логикой.